

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-150718

(P2001-150718A)

(43) 公開日 平成13年6月5日 (2001.6.5)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
B 4 1 J	2/44	H 0 1 L 33/00	L 2 C 1 6 2
	2/45	B 4 1 J 3/21	L 5 F 0 4 1
	2/455		
H 0 1 L	33/00		

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平11-336711

(22) 出願日 平成11年11月26日 (1999.11.26)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町6番地

(72) 発明者 坂井 久

京都府相楽郡精華町光台3丁目5番地 京セラ株式会社中央研究所内

(72) 発明者 小川 元一

京都府相楽郡精華町光台3丁目5番地 京セラ株式会社中央研究所内

(72) 発明者 下赤 善男

鹿児島県姶良郡隼人町内999番地3 京セラ株式会社鹿児島隼人工場内

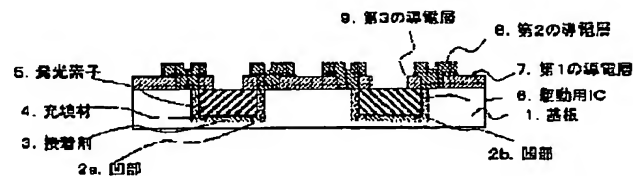
最終頁に続く

(54) 【発明の名称】 発光素子アレイ

(57) 【要約】

【課題】 ワイヤボンディング工程が必要で、発光素子あるいは駆動用 I C に接続用の大きな電極パッドが必要となり、発光素子あるいは駆動用 I C の高さによって導電層の形成に大きな制約を受け、発光素子アレイの全体形状が複雑な立体形状となって実装に大きな制約を受けるといった問題があった。

【解決手段】 基板の一主面側に発光素子と駆動用 I C を搭載し、この発光素子と駆動用 I C を配線で接続して成る発光素子アレイにおいて、前記基板の一主面側に複数の凹部を形成し、一方の凹部内に上面が前記基板の一主面と略同一となるように前記発光素子を収納するとともに、他方の凹部内に上面が前記基板の一主面と略同一となるように前記駆動用 I C を収納し、この発光素子と駆動用 I C を前記基板の一主面上から前記発光素子上と前記駆動用 I C 上にかけて形成した配線部材で接続した。



【特許請求の範囲】

【請求項 1】 基板の一主面側に発光素子と駆動用 IC を搭載し、この発光素子と駆動用 IC を配線で接続して成る発光素子アレイにおいて、前記基板の一主面側に複数の凹部を形成し、一方の凹部内に上面が前記基板の一主面と略同一となるように前記発光素子を収納するとともに、他方の凹部内に上面が前記基板の一主面と略同一となるように前記駆動用 IC を収納し、この発光素子と駆動用 IC を前記基板の一主面上から前記発光素子上と前記駆動用 IC 上にかけて形成した配線部材で接続したことを特徴とする発光素子アレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はプリンタや通信モジュールなどに組み込まれる発光素子アレイに関する。

【0002】

【従来の技術】 従来、プリンタや通信モジュールなどに組み込まれる発光素子アレイでは、図 5 および図 6 に示すように、基板 1 の表面に実装された発光素子 5 と駆動用 IC 6 上のボンディングパッド 11 と導電層 7 上のボンディングパッド 10 の配線接続をワイヤボンディング法あるいはフェイスダウンボンディング法（フリップチップ法）などで行っていた。

【0003】

【発明が解決しようとする課題】 しかしながら、A3 サイズのプリンタ用 LED (Light Emitted Diode) アレイの場合、発光ドットが 5000 個以上必要となり、図 5 および図 6 の導電層 7 と発光素子 5 あるいは駆動用 IC 6 間のワイヤボンディング数は 5000 以上にもなる。そして、導電層 7 と発光素子 5 あるいは駆動用 IC 6 とをワイヤ 12 で接続する場合、ワイヤボンディング工程は長時間の工程となり、LED アレイの量産性が大きく低下し、プリンタ用 LD (Laser Diode) に比べてプリンタ用 LED アレイの実装コストが高くなるという問題があった。なお、プリンタ用 LD の場合、LD は一個であり、接続箇所は数カ所程度である。したがって、プリンタ用 LD では、LD の実装コストの大部分はビーム走査系とレンズ系である。

【0004】 また、ワイヤボンディング法やフェイスダウンボンディング法（フリップチップ法）で接続する場合、発光素子 5 あるいは駆動用 IC 6 に 50 μm 角以上の接続用電極パッド 10、11 が必要となるため、発光素子 5 あるいは駆動用 IC 6 のチップ面積が大きくなり、発光素子 5 あるいは駆動用 IC 6 のチップ単価が大幅に高くなるという問題があった。

【0005】 また、発光素子 5 あるいは駆動用 IC 6 を基板 1 上に接着剤 3 で直接実装した場合、発光素子 5 あるいは駆動用 IC 6 の高さが 100 μm 以上となり、導電層 7 の形成に大きな制約を受け、微細加工プロセスが利用できないという問題があった。つまり、段差が 10

0 μm 以上になると、マスクと基板間に隙間が生じ、フォトリソが困難となるためである。

【0006】 また、基板 1 上に発光素子 5 と駆動用 IC 6 を直接実装した場合、発光素子アレイの全体形状が複雑な立体形状となり、発光素子アレイをプリンタや通信モジュールに実装する場合、実装に大きな制約を受けるという問題があった。

【0007】 本発明はこのような従来技術の問題点に鑑みてなされたものであり、ワイヤボンディング工程が必要であり、発光素子あるいは駆動用 IC に接続用の大きな電極パッドが必要であり、発光素子あるいは駆動用 IC の高さによって導電層の形成に大きな制約を受け、発光素子アレイの全体形状が複雑な立体形状となって実装に大きな制約を受けるという従来の問題点を解消した発光素子アレイを提供することを目的とする。

【0008】

【課題を解決するための手段】 上記目的を達成するために、本発明に係る発光素子アレイでは、基板の一主面側に発光素子と駆動用 IC を搭載し、この発光素子と駆動用 IC を配線で接続して成る発光素子アレイにおいて、前記基板の一主面側に複数の凹部を形成し、一方の凹部内に上面が前記基板の一主面と略同一となるように前記発光素子を収納するとともに、他方の凹部内に上面が前記基板の一主面と略同一となるように前記駆動用 IC を収納し、この発光素子と駆動用 IC を前記基板の一主面上から前記発光素子上と前記駆動用 IC 上にかけて形成した配線部材で接続したことを特徴とする。

【0009】

【作用】 本発明により、基板の一主面に凹部を形成し、発光素子アレイの発光素子および駆動用 IC の上面が基板の一主面と同一平面となるように前記凹部に発光素子および駆動用 IC を実装し、かつ導電層を発光素子あるいは駆動用 IC の上面にまで延長させ、発光素子あるいは駆動用 IC における占有面積が大きいボンディングパッドを必要としないため、発光素子あるいは駆動用 IC のチップサイズを小さくでき、取れ数増加により、チップ単価の低減を図ることができる。また、微細ピッチの接続が可能になるため、基板サイズを小さくでき、取れ数増加により、基板単価の低減を図ることができる。また、長時間のワイヤボンディング工程を必要とせず、確実に一括接続できるため、大幅な量産性の向上による実装コストの低減を図ることができる。また、基板の一主面に形成された凹部の形状により、発光素子あるいは駆動用 IC の実装位置が限定され、実装を簡便に制御し、実装精度を向上することができる。

【0010】

【発明の実施の形態】 以下、本発明の実施形態を添付図面に基づいて詳細に説明する。図 1 は、本発明の一実施形態を示す発光素子アレイの断面図であり、1 は基板、

2 (2 a、2 b) は凹部、3 は接着剤、4 は充填材、5 は発光素子、6 は駆動用 IC、7 は第 1 の導電層、8 は第 2 の導電層、9 は第 3 の導電層である。

【0011】基板 1 は例えばセラミックスなどの電気絶縁基板からなる。この基板 1 の一主面側には複数の凹部 2 (2 a、2 b) が形成されている。この複数の凹部 2 (2 a、2 b) は、350 μ m 程度の深さを有し、発光素子 5 あるいは駆動用 IC 6 よりも若干大きな幅を有する。この凹部 2 (2 a、2 b) はダイシングソーなどで形成される。

【0012】前記凹部 2 a に発光素子 5 の上面が基板 1 の上面と略同一平面になるように固定される。また、前記凹部 2 b に駆動用 IC 6 の上面が基板 1 の上面と略同一平面となるように固定される。この発光素子 5 あるいは駆動用 IC 6 は、例えばハンダなどの接着剤 3 で凹部 2 内に固定される。

【0013】次に、基板 1 と発光素子 5 あるいは駆動用 IC 6 の隙間に、エポキシ樹脂などの充填材 4 を注入して硬化させることで、発光素子 5 あるいは駆動用 IC 6 を固定するとともに、基板 1 と発光素子 5 あるいは駆動用 IC 6 の隙間の段差が生じないようにした。

【0014】そして、図 2 のように、基板 1 上の第 1 の導電層 7 と駆動用 IC 6 上の第 3 の導電層 9、あるいは基板 1 上の第 1 の導電層 7 と発光素子 5 上の第 3 の導電層 9 の接続は、各導電層 7 と導電層 9 に接触するように充填材 4 上に第 2 の導電層 8 を形成することで行なう。この第 2 の導電層 8 の形成には、従来公知のスパッタリング法およびフォトリソグラフィ技術などを用いて行なう。

【0015】なお、発光素子 5 あるいは駆動用 IC 6 は基板 1 の上面と実質的に同一平面となるように、基板 1 に埋設されているため、第 2 の導電層 8 に段差による断線が発生することは一切なく、第 2 の導電層 8 を介して発光素子 5 あるいは駆動用 IC 6 上の第 3 の導電層 9 とを一括して確実に接続することが可能となり、さらに第 2 の導電層 8 により基板 1 上にも回路配線を形成することができるので、製造工程が大幅に簡略化するとともに量産性を大幅に向上できる。

【0016】また、各導電層 7、8、9 の接続面積を大幅に低減できるため、基板 1、発光素子 5 および駆動用 IC 6 の大きさを小さくすることができ、大幅な低コスト化が図れる。

【0017】また、発光素子 5 および駆動用 IC 6 が基板 1 内に埋設され、さらに配線 7、8 も基板 1 の上面に密着して形成できるため、発光素子アレイの全体の形状が単純な形となり、発光素子アレイをプリンタ機構などに実装する際、その実装に大きな制約を受けることもなくなる。さらに、実装時における配線の断線も低減でき、断線した配線のリペアーも容易にできる。また、基板 1 の一主面に形成された凹部の形状により、発光素子

あるいは駆動用 IC の実装を簡便に制御し、実装精度を向上することができる。

【0018】図 3 は、本発明の他の実施形態を示す断面図であり、1 は基板、2 は凹部、3 は接着剤、5 は発光素子、6 は駆動用 IC、7 は第 1 の導電層、8 は第 2 の導電層、9 は第 3 の導電層である。

【0019】第 1 の実施形態では、基板 1 と発光素子 5 あるいは駆動用 IC 6 の隙間に、エポキシ樹脂などの充填材 4 を注入して硬化させることで、発光素子 5 あるいは駆動用 IC 6 を固定するとともに、基板 1 と発光素子 5 あるいは駆動用 IC 6 の隙間の段差が生じないようにした。

【0020】この第 2 の実施形態では、図 1 の充填材 4 に有機溶媒に溶解可能なフォトレジストを用いて、フォトリソグラフィ技術により、基板 1 と発光素子 5 あるいは駆動用 IC 6 の隙間が生じないようにした。

【0021】そして、図 4 のように、基板 1 上の第 1 の導電層 7 と駆動用 IC 6 上の第 3 の導電層 9、あるいは基板 1 上の第 1 の導電層 7 と発光素子 5 上の第 3 の導電層 9 の接続は、各導電層 7 に接触するように充填材 4 上に第 2 の導電層 8 を形成することで行なった。この第 2 の導電層 8 の形成には、従来公知のスパッタリング法およびフォトリソグラフィ技術などを用いて行なった。

【0022】次に、有機溶媒により、フォトレジストを溶解除去することによって、第 2 の導電層 8 をエアーブリッジにさせた。

【0023】なお、発光素子 5 あるいは駆動用 IC 6 は基板 1 の上面と実質的に同一平面となるように、基板 1 の凹部 2 a、2 b に埋設されているため、第 2 の導電層 8 に段差による断線が発生することは一切なく、第 2 の導電層 8 を介して発光素子 5 あるいは駆動用 IC 6 上の第 3 の導電層 9 とを一括して確実に接続することが可能となり、さらに第 2 の導電層 8 により基板 1 上にも回路配線を形成することができるので、製造工程が大幅に簡略化するとともに量産性を大幅に向上できる。

【0024】また、各導電層 7、8、9 の接続面積を大幅に低減できるため、基板 1、発光素子 5 および駆動用 IC 6 の大きさを小さくすることができ、大幅な低コスト化が図れる。

【0025】また、発光素子 5 および駆動用 IC 6 が基板 1 の凹部 2 a、2 b 内に埋設され、さらに配線も基板 1 の上面に密着して形成できるため、発光素子アレイの全体の形状が単純な形となり、発光素子アレイをプリンタ機構などに実装する際、その実装に大きな制約を受けることがなく、光学特性も向上させることができる。また、基板 1 の一主面に形成された凹部 2 a、2 b の形状により、発光素子あるいは駆動用 IC の実装を簡便に制御し、実装精度を向上することができる。

【0026】さらに、第 2 の導電層 8 をエアーブリッジにすることによって、実装後の発光素子の実装位置を容

易に制御できる。

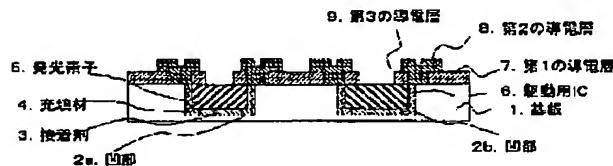
【0027】

【発明の効果】以上の如く、本発明によれば、発光素子および駆動用ICの上面が基板の上面と同一平面となっていること、基板、発光素子および駆動用ICは上面に微細な電極の導電層を有していることから、基板、発光素子および駆動用ICの大きさを小さくでき、さらに所定パターンに形成された導電層と各電極の導電層の接続を同時に、かつ一括して行うことができる。また、基板の一主面に形成された凹部の形状により、発光素子あるいは駆動用ICの実装を簡便に制御し、実装精度を向上することができる。この結果、発光素子アレイの製造工程が大幅に簡略化するとともに、量産性が向上でき、大幅な低コスト化を図ることができる。

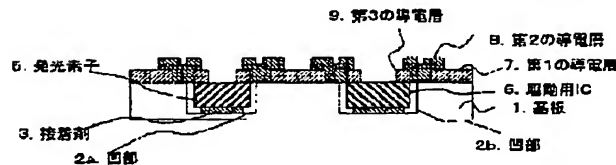
【図面の簡単な説明】

【図1】本発明の発光素子アレイを説明するための断面

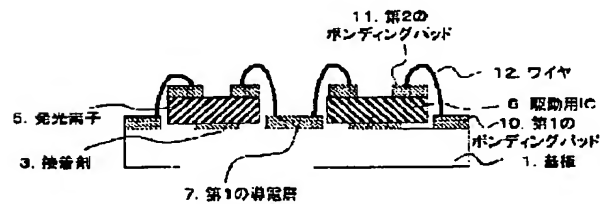
【図1】



【図3】



【図5】



図である。

【図2】本発明の発光素子アレイを説明するための平面図である。

【図3】本発明の発光素子アレイの他の実施形態を説明するための断面図である。

【図4】本発明の発光素子アレイの他の実施形態を説明するための平面図である。

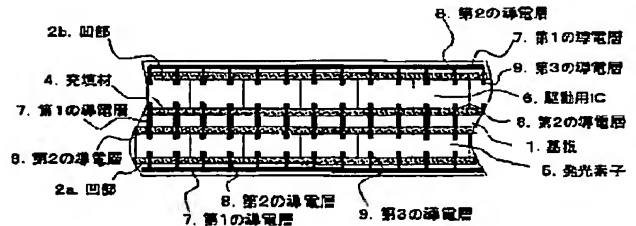
【図5】従来の発光素子アレイを示す断面図である。

【図6】従来の発光素子アレイを示す平面図である。

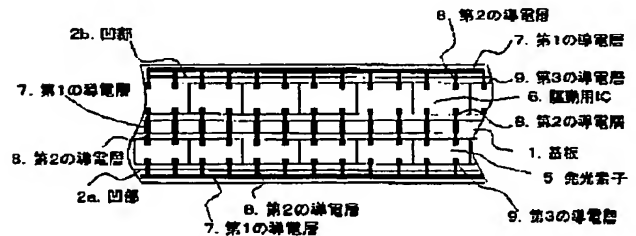
【符号の説明】

1・・・基板、2・・・凹部、3・・・接着剤、4・・・充填材、5・・・発光素子、6・・・駆動用IC、7・・・第1の導電層（配線部材）、8・・・第2の導電層（配線部材）、9・・・第3の導電層（配線部材）、10・・・第1のボンディングパッド、11・・・第2のボンディングパッド、12・・・ワイヤ

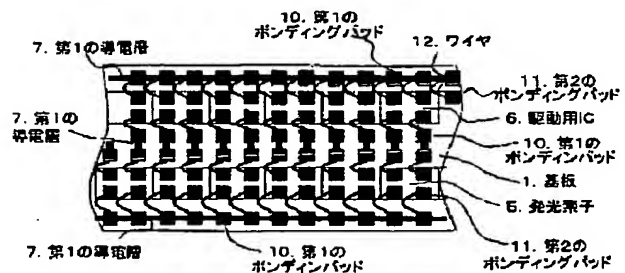
【図2】



【図4】



【図6】



フロントページの続き

Fターム(参考) 2C162 AG01 AH85 FA17
5F041 AA31 AA47 CB22 DA03 DA13
DA20 DA83 DB07 FF13